



**POLITECNICO
MILANO 1863**

**DIPARTIMENTO DI ELETTRONICA,
INFORMAZIONE E BIOINGEGNERIA**

UOR – DEIB

IL DIRETTORE

DEIB - Bando interno di manifestazione di interesse n. 92/2017 per il conferimento di un incarico presso il Dipartimento di Elettronica, Informazione e Bioingegneria per attività di supporto alla ricerca dal titolo: “Sviluppo e validazione di modelli compatti di memristore”. Scadenza avviso: 11/12/2017.

È indetto l’avviso interno di manifestazione d’interesse per il conferimento di un incarico individuale per lo svolgimento di attività di supporto alla ricerca relativamente alla seguente attività: Sviluppo di un modello compatto di dispositivi memristivi in linguaggio Verilog-A e sua validazione mediante la simulazione di circuiti analogici nell’ambito del progetto: **“Sviluppo e validazione di modelli compatti di memristore”**.

Gli obiettivi da realizzare nell’ambito del rapporto di collaborazione saranno:

- Sviluppo di un modello Verilog-A per elementi memristivi in grado di descrivere le caratteristiche dinamiche corrente-tensione di dispositivi quali le memorie a switching resistivo a cambio di valenza e le memorie a ponte conduttivo, ed in grado di prevedere le tensioni di set/reset e la resistenza di stato alto/basso resistivo al variare delle tensioni applicate e del circuito di carico.
- Validazione del modello mediante la simulazione di circuiti di test, quali le matrici a crossbar per il prodotto matrice-vettore e le reti neurali feedforward per il riconoscimento di pattern.

I candidati, per essere ammessi alla presente selezione dovranno possedere i seguenti requisiti:

- Diploma di Laurea magistrale in Ingegneria Elettronica (LM-29) o relative lauree equiparate o equipollenti ex lege o eventuali titoli equipollenti ex lege alla/e corrispondente/i laurea/e vecchio ordinamento;

Costituiranno altri titoli valutabili:

- Ulteriori diplomi di Laurea Magistrale
- Corsi di specializzazione nell’ambito della progettazione di circuiti integrati
- Pubblicazioni inerenti i dispositivi memristivi ed il computing memristivo.

È previsto anche un colloquio vertente su:

- struttura e sintassi del linguaggio Verilog-A;
- fisica dei dispositivi memristivi, quali le memorie a switching resistivo a cambio di valenza e a ponte conduttivo;
- circuiti di computing in memoria, quali le matrici crossbar per il prodotto matrice vettore, e le reti neurali feed-forward per il riconoscimento di pattern;

In ottemperanza alle disposizioni contenute all’interno del D. Lgs. 165/2001 si invita il Personale Dipendente del Politecnico di Milano a comunicare la propria disponibilità a svolgere le attività sopra riportate all’interno dei

propri compiti/mansioni istituzionali. Eventuali manifestazioni di interesse, complete di curriculum vitae, andranno inviate entro e non oltre il giorno 11/12/2017 al seguente indirizzo amministrazione-deib@polimi.it.
Durata dell'incarico: 3 mesi. Scadenza avviso: 11/12/2017.

Il Direttore del Dipartimento
Prof. Stefano Tubaro

Documento firmato digitalmente ai sensi del CAD – D. Lgs. 82/2005 e s. m. e i., art. 21 c. 1-2
--